

(19) Japan Patent Office (JP)
(12) KOKAI TOKKYO KOHO (A)
(11) Laid-open Application Number: Heisei 6-151014
(43) Publication Date: May 31, 1994

| (51) Int. Cl. ⁵ | Id. Symbol | Office Ref. No. F1 | Techn. Ind. Field |
|----------------------------|------------|--------------------|-------------------|
| H 01 R 13/719 | | 9173-5E | |
| H 01 G 4/42 | 341 | 9174-5E | |
| H 03 H 7/01 | | Z 8321-5J | |

Examination Request: None

No. of Claims: 2 (total pages 7)

(21) Application No.: Heisei 4-322416
(22) Application Filed: November 6, 1992

(71) Applicant: 000006264
Mitsubishi Materials Co., Ltd.
Address: 1-5-1, Ote-machi, Chiyoda-ku, Tokyo

(72) Inventor: Y. Ikematsu
Address: 972, Urasa, Yamato-cho, Higashi Uonuma-gun
c/o Mitsubishi Materials Co., Ltd., Ceramics Laboratory, Urasa
Division

(72) Inventor: S. Uchida
Address: 972, Urasa, Yamato-cho, Higashi Uonuma-gun
c/o Mitsubishi Materials Co., Ltd., Ceramics Laboratory, Urasa
Division

Continued on the last page

(54) [Title of the Invention] CONNECTOR PROVIDED WITH FILTER

(57) [Abstract]

[Object] The object of the present invention is to remove a transmission noise and emission noise, prevent degradation of insulation with time, prevent damage to capacitor caused by thermal expansion, provide high performance, and decrease size at low cost.

[Structure] Connector pins 13 are passed via through holes 12, extended from a base plate 12 of a housing 11, and secured therein. A shield case 14 having a window 15 surrounding the through holes is covered on the housing. A printed substrate 20 has pin holes 20a which can be fit onto the pins. A ground conductor 21 insulated from the pins is formed on the rear surface, except the areas surrounding the holes. Inner conductors 22 connected to the pins are formed individually for each hole on the front surface around the pins. A separation conductor 23 connected to the ground conductors is formed on the front surface so as to be insulated from the inner conductors with spacers 22a. The

substrate is inserted into the window so as to face the top plate, and the separation conductor is connected to the window. Chip capacitors 30 are arranged at a ratio of one capacitor per two neighboring inner conductors on the substrate surface. Their outer electrodes 31, 32 are connected to the inner conductors, and their ground electrodes 33, 34 are connected to the separation conductor.

[Patent Claims]

[Claim 1] A connector provided with a filter, comprising:

an insulating housing (11) provided with a plurality of through holes (12a) in a housing top plate (12),

a plurality of connector pins (13) which pass through said plurality of through holes (12a) and are secured therein, one end of each pin being located inside said housing (11) and another end protruding from said top plate (12),

an electrically conductive shield case (14) covered on said housing (11) and having a window (15) surrounding said plurality of through holes (12a),

a printed substrate (20) in which a plurality of pin holes (20a) are provided correspondingly to a plurality of through holes (12a) in said top plate (12) so that they can be fit onto said plurality of connector pins (13), a ground conductor (21) electrically insulated from said connector pins (13) is formed on the rear surface of the substrate, except zones around said pin holes (20a), a plurality of inner conductors (22) electrically connected to said connector pins (13) are formed individually for each pin hole (20a) on the front surface of the substrate around said pin holes (20a), a separation conductor (23) electrically connected to said ground conductor (21) is formed on the front surface of the substrate between said inner conductors (22) so as to be electrically insulated from said inner conductors (22) with spacers (22a), the rear surface of the substrate is inserted into the window (15) of said shield case (14) so as to be opposite said top plate (12), and said separation conductor (23) or ground conductor (21) is electrically connected to said window (15),

and chip capacitors (30) arranged at a ratio of one capacitor per two neighboring inner conductors (22) of a plurality of inner conductors (22) formed on the front surface of said printed substrate (20), and having a pair of outer electrodes (31, 32) electrically connected to said two inner conductors (22) on two opposite side surfaces, and a pair of ground electrodes (33, 34) electrically connected to said separation conductor (23) on the two side surfaces other than said two side surfaces.

[Claim 2] A connector provided with a filter, as described in Claim 1, in which a plurality of through holes (12) are formed in two rows in the housing top plate (12), a plurality of connector pins (13) are passed through a plurality of through holes (12a) arranged in two rows and secured therein, a plurality of inner conductors (22) of the printed substrate (2) are formed in two rows on the front surface of the substrate individually for each pin hole (20a), the chip capacitor (30) is mounted between the two opposite inner conductors (22) of said inner conductors (22) arranged in two rows by electrically connecting a pair of outer electrodes (31, 32) per one respective inner conductor (22).

[Detailed Description of the Invention]

[0001]

[Field of Industrial Application] The present invention relates to a connector for connecting electronic devices. More specifically, the present invention relates to a connector provided with a noise filter, which is suitable for preventing penetration of noise from external sources and suppresses emission of noise generated inside the device.

[0002]

[Prior Art Technology] A problem associated with digital devices employing semiconductor elements, such as integrated circuits, is that they malfunction under the effect of transmission noise penetrating from external sources via power lines or signal lines, or emission noise penetrating by transmission in air, and that the internal circuit elements can be destroyed. Examples of conventional measures taken against the noise in order to resolve the above-described problem include a method of creating a LC low-pass filter circuit by combining a capacitor and an inductor on a printed circuit substrate for each signal line inside a device, and a method of mounting circuits in which low-pass filters were formed by combining these elements in advance.

[0003] However, the conventional capacitors and LC filters had a large residual inductance with respect to earth, and extended wiring in the circuit substrate increased the residual inductance, which often made it impossible to remove a high-frequency noise. In such a case, it was necessary to connect ground terminals to a plurality of signal lines, the wiring design of circuit substrates was very complex, and the number of connection points increased. As a result, the substrate surface area was increased and the mounting cost was raised. Furthermore, when a chip capacitor was installed on the substrate, the emission noise could not be removed.

[0004] Thus, a connector employed to connect electronic devices serves as a window for an emission noise, and the noise "jumps over" the noise filter mounted on the printed substrate, creating obstacles between the devices. Connectors provided with a filter, in which a through capacitor was incorporated in the connector connecting the electronic devices, have been employed to remove such an emission noise. A connector provided with a filter, which has a shield structure incorporating a through capacitor, were directly installed on the device housing that served as a ground body providing for stable grounding. Therefore, the residual inductance generated at the ground side of the filter could be decreased by comparison with structures in which the filter was mounted on a printed substrate. Another advantage was that the device was electromagnetically shielded and a very good noise-reducing effect was obtained.

[0005]

[Problems Addressed by the Invention] The above-described connectors provided with a filter incorporating a through capacitor had the above-described merits, but also had the following drawbacks. First, when the through capacitor was soldered to a connector pin

and a window edge of the shield case, the components were sealed in a state in which the soldering flux penetrated in a space between the housing top plate and the soldered portion of the sealed case. As a result, the flux remained in the structure, causing gradual degradation of insulation in the through capacitor. Second, owing to a difference between a thermal expansion coefficient of the shield case and that of the housing, variations in ambient temperature caused different changes in dimensions of those two components. As a result, stress was applied to the through capacitor, sometimes causing cracking of the through capacitor or the like. Third, the number of operations required to manufacture the through capacitor and assemble the through capacitor with connector was large, which resulted in a high cost.

[0006] It is an object of the present invention to provide a connector containing a noise filter, which can remove the transmission noise and emission noise. Another object of the present invention is to provide a connector containing a noise filter in which the electric insulation between a contact pin and shield case does not degrade with time, and no damage to the capacitor is caused by thermal expansion. Still another object of the present invention is to provide a connector containing a filter in which high performance can be obtained and size can be decreased at a low cost by using a three-terminal or four-terminal chip capacitor.

[0007]

[Means to Resolve the Problems] A structure of the present invention created to attain the above-described object will be described below with reference to Fig 1, Fig 2, and Fig 3 illustrating an embodiment thereof. The connector provided with a filter in accordance with the present invention comprises an insulating housing 11 provided with a plurality of through holes 12a in a housing top plate 12, a plurality of connector pins 13, an electrically conductive shield case 14, a printed substrate 20, and chip capacitors 30. A plurality of connector pins 13 pass through a plurality of through holes 12 and are secured therein, one end of each pin being located inside the housing 11 and another end protruding from the top plate 12. The electrically conductive shield case 14 is coated on the housing 11 and has a window 15 surrounding a plurality of through holes 12a. The printed substrate 20 is provided with a plurality of pin holes 20a correspondingly to a plurality of through holes 12a in the top plate 12 so that they can be fit onto a plurality of connector pins 13. A ground conductor 21 electrically insulated from the connector pins 13 is formed on the rear surface of the substrate, except zones around the pin holes 20a, and a plurality of inner conductors 22 electrically connected to the connector pins 13 are formed individually for each pin hole 20a on the front surface of the substrate around the pin holes 20a. A separation conductor 23 electrically connected to the ground conductor 21 is formed on the front surface of the substrate between the inner conductors 22 so as to be electrically insulated from the inner conductors 22. The rear surface of the substrate in the printed substrate is inserted into the window 15 of the shield case 14 so as to be opposite the top plate 12, and the separation conductor 23 is electrically connected to said window 15. Furthermore, chip capacitors 30 are arranged at a ratio of one capacitor per two neighboring inner conductors 22 of a plurality of inner conductors 22 formed on the front surface of the printed substrate 20, and have a pair of outer electrodes 31, 32

electrically connected to the two inner conductors 22 on two opposite side surfaces, and a pair of ground electrodes 33, 34 electrically connected to the separation conductor 23 on the two side surfaces other than the above-mentioned two side surfaces.

[0008]

[Operation] When the connector 10 is installed at a shielded device, the connector pins 13 are electrically connected to the shield case 14, which is a common ground, via the inner conductors 22 of printed substrate 20, chip capacitors 30, and separation conductor 23 of printed substrate 20. As a result, the residual inductance generated at the ground side of the connector 10 can be decreased and the transmission noise can be effectively removed. In particular, since a three-terminal or four-terminal chip capacitor is used and one capacitor 30 is arranged between two connector pins 13, it is not necessary to install one capacitor 30 per each connector pin 13 and the mounting space can be decreased. Furthermore, the emission noise generated inside the device and the emission noise penetrating from external sources can be completely shielded by the ground conductor 21 of printed substrate 20, the separation conductor 23 electrically connected thereto, and the shield case 14.

[0009]

[Embodiment] An embodiment of the present invention will be described below in greater detail with reference to the drawings attached. As shown in Fig 1 and Fig 2, an insulating housing 11 (made of a synthetic resin) of a connector 10 provided with a noise filter has an top plate 12. A total of 8 through holes 12a are formed in 2 rows each containing 4 holes in the top plate 12. Eight connector pins 13 are passed through the holes 12a and secured therein. One end of each connector pin 13 is located inside the housing 11 and its other end protrudes from the top plate 12. A shield case 14 covered on the housing 11 is formed by bending an electrically conductive sheet so as to obtain a box-like shape. The shield case 14 consists of a metal surface treated so as make it solderable, for example, of Fe, a Cu-Zn alloy (bronze) or the like. A window 15 surrounding the eight through holes 12a is provided in the upper surface of shield case 14. The edge of window 15 is bent inward to form a socket 15a. The shield case 14 is secured to the housing 11 in a state in which the connector pins 13 protrude from the window 15.

[0010] As shown in Fig 3 and Fig 4, a printed substrate 20 is provided with eight pin holes 20a which can be fit onto the eight connector pins 13 and five through holes 20b in the substrate center. A ground conductor 21 which is electrically insulated from the connector pins 13 is formed over the whole rear surface of the substrate, except the areas around the pin holes 20a. Furthermore, eight inner conductors 22 electrically insulated from the connector pins 13 are formed separately for each pin hole on the front surface of the substrate around the pin holes 20a. An H-like separation conductor 23 is formed on the substrate surface between the inner conductors so as to be electrically insulated from the inner conductors 22 by spacers 22a. The separation conductor 23 is electrically connected to the ground conductor 21 via through holes 20b.

[0011] A total of four chip capacitors 30 are arranged at a ratio of one chip capacitor per two neighboring inner conductors of a total of eight inner conductors formed on the front surface of printed substrate 20. The chip capacitors 30 have a four-terminal structure comprising a pair of outer electrodes 31, 32 electrically connected to the respective two inner conductors 22 on two opposite side surfaces, and a pair of ground electrodes 33, 34 electrically connected to respective separation conductors 23 on the side surfaces other than the above-mentioned side surfaces.

[0012] As shown in Fig 5 - 7, the chip capacitor 30 comprises a laminate 65 prepared by alternately laminating a first rectangular ceramic dielectric sheet 40 and a second ceramic dielectric sheet 50 having the same size and shape as sheet 40, then placing a third ceramic dielectric sheet 60 having the same size and shape as sheet 40, but having no conductor formed on its surface, as an uppermost layer, and integrating the sheets. In the first ceramic dielectric sheet 40, a ground electrode 43 is provided on the sheet surface, this electrode being electrically connected to the central zones of two opposite sides of the sheet and having spacers 41, 42 which electrically insulate it from two other opposite sides of the sheet. Furthermore, the second ceramic dielectric sheet 50 is provided with a pair of inner electrodes 51, 52 which are electrically connected to two sides corresponding to the sides of sheet 40 which are electrically insulated from the ground electrode 43, and a separation electrode 53 which is electrically connected to the central zones of other two opposite sides and is located between the two inner electrodes 51, 52, being separated from the inner electrodes 51, 52 with spacers 54, 55.

[0013] As shown in Fig 7 and Fig 8, after the laminate 65 was fired, a pair of the above-described outer electrodes 31, 32 are electrically connected to the inner electrodes 51, 52 exposed on the two opposite side surfaces of the sintered body, and the above-described pair of ground electrodes 33, 34 are connected to the separation electrode 53 and ground electrode 43 and exposed on the other two opposite side surfaces of the sintered body of laminate 65. Furthermore, Figs 5, 7, and 8 show the sheet portion enlarged in the thickness direction to facilitate the explanation. The four chip capacitors 30 having the above-described structure are supported between the inner conductors 22 on the surface of printed substrate 20. Thus, the outer electrodes 31, 32 are connected by soldering to the inner conductors 22, and the ground electrodes 33, 34 are connected by soldering to the separation conductor 23.

[0014] The printed substrate 20 having four chip capacitors 30 mounted thereon in the above-described manner is fit into socket 15a of window 15 by fitting pin holes 20a, as shown in Fig 1, onto connector pins 13 and then inserting the substrate into the window 15 of the shield case 14 so that the rear surface of the substrate faces the top plate 12. Then, connector pins 13 are electrically connected to inner conductors 22 by soldering, and both ends of the separation conductor 23 on the substrate surface are electrically connected to the edge of window 15 by soldering. The protruding ends of connector pins 13 are bent, if necessary, at an almost right angle to insert them into a printed substrate (not shown in the figures) of an electronic device.

[0015] With the connector 10 provided with a noise filter having the above-described structure, when the shield case 14 is attached to an electronic device (not shown in the figures), the connector pins 13 are connected to outer electrodes 31 or 32 of chip capacitor 30 via inner conductors 22, and the ground electrodes 33, 34 of chip capacitor 30 are connected to the device housing via the separation conductor 23 and shield case 14. As a result, the residual inductance generated on the ground side after installation on an electronic device can be decreased and a transmission noise can be effectively removed. Furthermore, the window 15 in the shield case 14 of connector 10 is covered with the printed substrate 20, and the ground conductor 21 in the substrate 20 is provided over the whole rear surface by connecting to the shield case 14 via the separation conductor 23 located on the front surface. As a result, an emission noise generated inside the device or emission noise penetrating from outside of the device are shielded completely.

[0016] In the above-described embodiment, a plurality of connector pins were arranged in two rows. However, the present invention is also applicable to a structure in which the connector pins are arranged in one row. In such a case, one chip capacitor is installed per two neighboring inner conductors. Furthermore, in this embodiment, the chip capacitor consisted of a laminate consisting of a total of four sheets: two first ceramic dielectric sheets 40, one second ceramic dielectric sheet 50, and one third ceramic dielectric sheet 60. The present invention is, however, not limited to this number of sheets, and the number of sheets can be increased appropriately. Such an approach makes it possible to change the capacitance formed by the inner electrode and ground electrode.

[0017] Furthermore, the dielectric sheets constituting the chip capacitor may also have a structure shown in Fig 9 which contains no separation electrode 53 shown in Fig 6. In sheet 60 shown in Fig 9, a first inner electrode 61 is formed by printing; this electrode is electrically connected to one side and has spacers 62, 63, and 64 which electrically insulate it from the remaining three sides of the sheet. In sheet 70, a ground electrode 73 is formed by printing; this electrode has a portion which overlaps the first inner electrode 61 formed on the sheet 60 upon lamination, has spacers 71, 72 electrically insulating it from two sides, and is electrically connected to other two sides. Furthermore, in sheet 80, a second inner electrode 81 is formed by printing; this electrode is electrically connected to one side which is opposite to one side of sheet 60 to which the first inner electrode 61 is electrically connected, has spacers 82, 83, 84 which electrically insulate it from three remaining sides, and also has a portion which overlaps the ground electrode 73 of sheet 70. Those sheets 60-80 formed by printing are laminated with the uppermost sheet 90, and the laminate is fired in the same manner as in the above-described embodiment. Outer electrodes 31, 32 shown in Fig 8 are electrically connected respectively to inner electrodes 61, 81 which are exposed on both side surfaces of the sintered body. Ground electrodes 33, 34 are electrically connected to ground electrodes 73 exposed on other two opposite side surfaces of the sintered body.

[0018] Furthermore, a three-terminal chip capacitor in which any one of two ground electrodes 33, 34 was eliminated is also suitable for the purpose present invention.

[0019]

[Effect of the Invention] As described above, by contrast with the conventional connector containing a filter incorporating a through capacitor, in the connector with a filter in accordance with the present invention, the thermal expansion coefficient of the printed substrate is made close to that of the housing. As a result, thermal stresses provided to the chip capacitor are decreased and damage of the capacitor caused by thermal expansion is prevented. Since soldering flux does not penetrate inside, the electric insulation between the connector pins and shield case is not degraded with time. Furthermore, because the connector pins are connected to outer electrodes of the chip capacitor via the inner conductors and the ground electrode of the capacitor is connected to the shield case via the separation electrode and shield case (sic), the transmission noise can be reliably removed. Moreover, since the window of the shield case is covered with the grounded separation conductor and ground conductor, the emission noise penetrating by transmission in air can be completely shielded. In addition, the connector provided with a filter in accordance with the present invention is manufactured by employing three-terminal or four-terminal chip capacitors that are mass products, mounting one chip capacitor on a printed substrate for two connector pins, and fitting the printed substrate onto the connector pins and inserting it into the shield case. As a result, the mounting density of the capacitor is very high, its size can be decreased, very few assembly operations are required, and an inexpensive connector provided with a filter can be obtained.

[Brief Description of the Drawings]

Fig 1 is a cross sectional view along line A - A in Fig 2 illustrating the connector provided with a filter, which is an embodiment of the present invention.

Fig 2 is a perspective view of the connector before the connector pins are bent.

Fig 3 is a plan view of a printed substrate with a chip capacitor mounted thereon.

Fig 4 is a rear view of the printed substrate.

Fig 5 is a cross sectional view along line B - B in Fig 8 illustrating the chip capacitor.

Fig 6 is a perspective view of the laminate prior to lamination.

Fig 7 is a perspective view of a sintered body obtained by firing the laminate.

Fig 8 is a perspective view of the chip capacitor.

Fig 9 is a perspective view of a laminate constituting a chip capacitor of another embodiment prior to lamination.

[Legends]

- 10 - connector provided with a filter
- 11 - insulating housing
- 12 - housing top plate
- 12a - through hole
- 13 - connector pin
- 14 - shield case

15 - window
20 - printed substrate
20a - pinhole
21 - ground conductor
22 - inner conductor
22a - electrically insulating spacer
23 - separation conductor
30 - chip capacitor
31, 32 - outer electrode
33, 34 - ground electrode

Fig 1

10 - connector provided with a filter
11 - insulating housing
12 - housing top plate
12a - through hole
13 - connector pin
14 - shield case
15 - window
20 - printed substrate
20a - pinhole
30 - chip capacitor
31, 32 - outer electrode
33, 34 - ground electrode

Fig 2

Fig 3

20 - printed substrate
20a - pinhole
21 - ground conductor
22 - inner conductor
22a - electrically insulating spacer
23 - separation conductor
30 - chip capacitor
31, 32 - outer electrode
33, 34 - ground electrode

Fig 4

20 - printed substrate
20a - pinhole
21 - ground conductor

Fig 5

30 - chip capacitor
31, 32 - outer electrode
33, 34 - ground electrode
40 - first ceramic dielectric sheet
41, 42 - electrically insulating spacers
43 - ground electrode
50 - second ceramic dielectric sheet
51, 52 - inner electrodes
53 - separation electrode
54, 55 - electrically insulating spacers
60 - third ceramic dielectric sheet

Fig 6

Fig 7

Continued from the front page:

(72) Inventor: M. Koshima
Address: 972, Urasa, Yamato-cho, Higashi Uonuma-gun
c/o Mitsubishi Materials Co., Ltd., Ceramics Laboratory, Urasa
Division

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-151014

(43)公開日 平成6年(1994)5月31日

| (51)Int.Cl. ⁵ | 識別記号 | 庁内整理番号 | F I | 技術表示箇所 |
|--------------------------|-------|----------|-----|--------|
| H 0 1 R 13/719 | | 9173-5 E | | |
| H 0 1 G 4/42 | 3 4 1 | 9174-5 E | | |
| H 0 3 H 7/01 | Z | 8321-5 J | | |

審査請求 未請求 請求項の数2(全 7 頁)

(21)出願番号 特願平4-322416

(22)出願日 平成4年(1992)11月6日

(71)出願人 000006264

三菱マテリアル株式会社
東京都千代田区大手町1丁目5番1号

(72)発明者 池松 陽一

新潟県南魚沼郡大和町浦佐972番地 三菱
マテリアル株式会社セラミックス研究所浦
佐分室内

(72)発明者 内田 彰

新潟県南魚沼郡大和町浦佐972番地 三菱
マテリアル株式会社セラミックス研究所浦
佐分室内

(74)代理人 弁理士 須田 正義

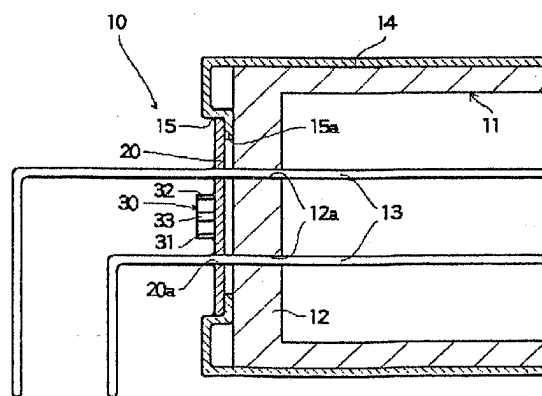
最終頁に続く

(54)【発明の名称】 ノイズフィルタ付きコネクタ

(57)【要約】

【目的】 伝導ノイズと輻射ノイズを除去する。経時的な絶縁劣化がなく、熱膨張によりコンデンサが損傷しない。高性能で安価に小型化できる。

【構成】 コネクタピン13が通孔12aを貫通しハウジング11の天板12より突出して固定され、通孔を囲む窓部15を有するシールドケース14がハウジングに被着される。プリント基板20はピンに嵌挿可能なピン孔20aを有し、孔周囲を除く裏面にピンと絶縁される接地導体21が形成され、孔周囲の表面にピンと接続する内部導体22が孔毎に独立して形成される。内部導体と絶縁される間隔22aをあけて表面に接地導体と接続される分離導体23が形成される。基板は裏面が天板に対向するように窓部に挿着され、分離導体が窓部に接続される。チップコンデンサ30は基板表面の隣り合う2つの内部導体毎に1個ずつ配置され、その外部電極31, 32が内部導体に、その接地電極33, 34が分離導体に接続される。



- | | |
|---------------|-------------|
| 10 フィルタ付きコネクタ | 15 窓部 |
| 11 絶縁性ハウジング | 20 プリント基板 |
| 12 ハウジング天板 | 20a ピン孔 |
| 12a 通孔 | 30 チップコンデンサ |
| 13 コネクタピン | 31, 32 外部電極 |
| 14 シールドケース | 33 接地電極 |

【特許請求の範囲】

【請求項1】 ハウジング天板(12)に複数の通孔(12a)が設けられた絶縁性ハウジング(11)と、

前記複数の通孔(12a)を貫通して固定され一端が前記ハウジング(11)内に収容され他端が前記天板(12)より突出する複数のコネクタピン(13)と、

前記ハウジング(11)に被着され前記複数の通孔(12a)を囲む窓部(15)を有する導電性シールドケース(14)と、

前記天板(12)の複数の通孔(12a)に相応して前記複数の

コネクタピン(13)に嵌挿可能な複数のピン孔(20a)が設けられ、前記ピン孔(20a)周囲を除く基板裏面に前記コ

ネクタピン(13)と電気的に絶縁される接地導体(21)が形成され、前記ピン孔(20a)周囲の基板表面に前記コネク

タピン(13)と電気的に接続する複数の内部導体(22)がピン孔(20a)毎に独立して形成され、前記内部導体(22)と

電気的に絶縁される間隔(22a)をあけて前記内部導体(22)間の基板表面に前記接地導体(21)と電気的に接続され

る分離導体(23)が形成され、かつ基板裏面が前記天板(12)に対向するように前記シールドケース(14)の窓部(15)

に挿着され前記分離導体(23)又は接地導体(21)が前記窓部(15)に電気的に接続されるプリント基板(20)と、

前記プリント基板(20)の表面に形成された複数の内部導体(22)のうち隣り合う2つの内部導体(22)毎に1個ずつ

配置され、対向する両側面に前記2つの内部導体(22)にそれぞれ電気的に接続される一対の外部電極(31, 32)と

前記両側面と別の両側面に前記分離導体(23)にそれぞれ電気的に接続される一対の接地電極(33, 34)とを有する

チップコンデンサ(30)とを備えたノイズフィルタ付きコネクタ。

【請求項2】 ハウジング天板(12)に複数の通孔(12a)が2列並んで設けられ、複数のコネクタピン(13)が前記

2列並んだ複数の通孔(12a)を貫通して固定され、プリント基板(20)の複数の内部導体(22)がピン孔(20a)毎に

独立して基板表面に2列並んで形成され、チップコンデンサ(30)が前記2列並んだ内部導体(22)のうち対向する

2つの内部導体(22)間に1個ずつ一対の外部電極(31, 32)をそれぞれ内部導体(22)に電気的に接続して架設され

た請求項1記載のノイズフィルタ付きコネクタ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、電子機器間を接続するコネクタに関する。更に詳しくは外部からのノイズの侵入を防止し、機器内部で発生したノイズの輻射を抑制するのに適したノイズフィルタ付きコネクタに関するものである。

【0002】

【従来の技術】集積回路などの半導体素子を用いたデジタル機器は、機器外部から電源線、信号線を通じて侵入する伝導ノイズや、或いは空中を伝播して侵入する輻射ノイズにより誤動作したり、内部回路素子が破壊される

問題点を持っている。従来、この問題点を解消するために、一般的に行われているノイズ対策は、機器の内部で各々の信号経路毎にプリント回路基板上でコンデンサとインダクタを組合わせてLCローパスフィルタ回路を構成する方法や、それらを予め組合わせてローパスフィルタを形成したものを実装する方法が採られている。

【0003】しかし、公知のコンデンサやLCフィルタはアースに対する残留インダクタンスが大きく、しかも回路基板の配線の引き回しによる残留インダクタンスの増加等の影響により高周波でのノイズ除去効果が得られない場合がある。この場合には複数の信号経路に各々アース端子を接続しなければならず、回路基板の配線設計が複雑化して、部品点数の増加により基板面積が拡大し実装コストが上昇する問題点があった。また基板上にチップコンデンサを搭載した場合、輻射ノイズを除去できない不具合があった。

【0004】即ち、輻射ノイズは電子機器間を接続するコネクタが窓となり、プリント基板に実装した上記ノイズフィルタを飛び越えて機器間で障害を起す。この輻射ノイズを除去するため、電子機器間を接続するコネクタに貫通コンデンサを内蔵したフィルタ付きコネクタが実用化されている。貫通コンデンサを内蔵したシールド構造のフィルタ付きコネクタは、そのアースを安定したアース体である機器の筐体に直接取付ける構造であるため、プリント基板上にフィルタを実装した場合と比較してフィルタのアース側に発生する残留インダクタンスを小さく抑えることができ、しかも機器を電磁的にシールドして極めて良好なノイズ除去効果が得られる利点がある。

【0005】

【発明が解決しようとする課題】しかし、貫通コンデンサ内蔵型のフィルタ付きコネクタは、上記利点がある反面、次のような問題点がある。第一に、貫通コンデンサをシールドケースの窓縁部とコネクタピンにはんだ付けする際にはんだフラックスがハウジングの天板とシールドケースのはんだ付け部との空間に侵入した状態で密閉されるため、フラックスが残留し経時的に貫通コンデンサの絶縁劣化を招くことがある。第二に、シールドケースの熱膨張係数とハウジングのそれとの相違から周囲の温度変化に対して両者に寸法差を生じ、貫通コンデンサがストレスを受けて、貫通コンデンサに割れなどを発生することがある。第三に、貫通コンデンサを製造するまでの工程数及び貫通コンデンサをコネクタに組込むまでの工程数が多いため、高価格になる。

【0006】本発明の目的は、伝導ノイズと輻射ノイズを除去し得るノイズフィルタ付きコネクタを提供することにある。本発明の別の目的は、コネクタピンとシールドケース間の経時的な絶縁劣化がなく、熱膨張によりコンデンサが損傷しないノイズフィルタ付きコネクタを提供することにある。本発明の更に別の目的は、3端子型

又は4端子型チップコンデンサを用いることにより、高性能で安価に小型化できるノイズフィルタ付きコネクタを提供することにある。

【0007】

【課題を解決するための手段】上記目的を達成するために、本発明の構成を実施例に対応する図1、図3及び図4に基づいて説明する。本発明のノイズフィルタ付きコネクタ10は、ハウジング天板12に複数の通孔12aが設けられた絶縁性ハウジング11と複数のコネクタピン13と導電性シールドケース14とプリント基板20とチップコンデンサ30とを備える。複数のコネクタピン13は複数の通孔12aを貫通して固定され、一端がハウジング11内に収容され、他端が天板12より突出する。シールドケース14はハウジング11に被着され、ハウジング11の複数の通孔12aを囲む窓部15を有する。プリント基板20には天板12の複数の通孔12aに相応して複数のコネクタピン13に嵌挿可能な複数のピン孔20aが設けられる。これらのピン孔20a周囲を除く基板裏面にはコネクタピン13と電気的に絶縁される接地導体21が形成され、またピン孔20a周囲の基板表面にはコネクタピン13と電気的に接続する複数の内部導体22がピン孔20a毎に独立して形成される。内部導体22と電気的に絶縁される間隔をあけて内部導体22間の基板表面には接地導体21と電気的に接続される分離導体23が形成される。プリント基板20は基板裏面が天板12に対向するようにシールドケース14の窓部15に挿着され、基板表面の分離導体23が窓部15に電気的に接続される。更にチップコンデンサ30はプリント基板20の表面に形成された複数の内部導体22のうち隣り合う2つの内部導体22毎に1個ずつ配置され、対向する両側面に2つの内部導体22にそれぞれ電気的に接続される一対の外部電極31、32と前記両側面と別の両側面に分離導体23にそれぞれ電気的に接続される一対の接地電極33、34とを有する。

【0008】

【作用】このコネクタ10をシールドされた機器に取付けると、各コネクタピン13がプリント基板20の内部導体22、チップコンデンサ30及びプリント基板20の分離導体23を介して共通のアースであるシールドケース14に電気的に接続されるため、コネクタ10のアース側に発生する残留インダクタンスを小さく抑えて、伝導ノイズを効率よく除去することができる。特に3端子型又は4端子型チップコンデンサを用いて、2本のコネクタピン13間に1個のコンデンサ30を配置するため、コネクタピン13毎にコンデンサ30を配置する必要がなく、実装スペースが小さくて済む。また機器内部で発生した輻射ノイズや機器外部から侵入する輻射ノイズは、プリント基板20の接地導体21とこれに電気的に接続される分離導体23及びシールドケース14によ

り完全に遮蔽することができる。

【0009】

【実施例】次に、本発明の実施例を図面に基づいて詳しく説明する。図1及び図2に示すように、ノイズフィルタ付きコネクタ10の合成樹脂製の絶縁性ハウジング11は天板12を有し、この天板12には4個の通孔12aが2列並んで合計8個設けられる。8本のコネクタピン13がこれらの通孔12aを貫通して固定される。これらのコネクタピン13はそれぞれ一端がハウジング11内に収容され、他端が天板12から突出する。このハウジング11に被着するシールドケース14は導電板をボックス状に折曲げて形成される。このシールドケース14ははんだ付け可能に表面処理された金属からなり、例えばFe、Cu-Zn合金（真鍮）等が挙げられる。シールドケース14の上面には8個の通孔12aを囲む窓部15を有する。この窓部15の縁は内側に折曲げられ、受け座15aが形成される。シールドケース14は窓部15からコネクタピン13が突出した状態でハウジング11に固定される。

【0010】図3及び図4に示すように、プリント基板20には8本のコネクタピン13に嵌挿可能な8個のピン孔20aと基板中央に5個のスルーホール20bがそれぞれ設けられ、ピン孔20aの周囲を除く基板裏面の全面にはコネクタピン13と電気的に絶縁される接地導体21が形成される。また、ピン孔20aの周囲の基板表面にはコネクタピン13と電気的に接続する8個の内部導体22がピン孔毎に独立して形成され、内部導体22と電気的に絶縁される間隔22aをあけて内部導体間の基板表面にH字状の分離導体23が形成される。分離導体23はスルーホール20bを介して接地導体21と電気的に接続される。

【0011】チップコンデンサ30はプリント基板20の表面に形成された8個の内部導体のうち隣り合う2個の内部導体毎に1個ずつ合計4個配置される。チップコンデンサ30は対向する両側面に2つの内部導体22にそれぞれ電気的に接続される一対の外部電極31、32と、前記両側面と別の両側面に分離導体23にそれぞれ電気的に接続される一対の接地電極33、34とを有する4端子型のチップコンデンサである。

【0012】図5～図7に示すように、このチップコンデンサ30は、長方形の第1セラミック誘電体シート40とこのシート40と同形同大の第2セラミック誘電体シート50とを交互に積層した後、最上層にシート表面に導体の形成されないシート40と同形同大の第3セラミック誘電体シート60を積層して一体化された積層体65を含む。第1セラミック誘電体シート40は対向する2つの辺の中央に電気的に接続され、別の対向する2つの辺とは電気的に絶縁される間隔41、42を有するアース電極43をシート表面に備える。また第2セラミック誘電体シート50はアース電極43が電気的に絶縁

されるシート40に対応する2つの辺に電氣的に接続される一対の内部電極51、52とこれらの内部電極51、52と間隔54、55をあけて両電極51、52間を通過して別の対向する2つの辺の中央に電氣的に接続される分離電極53とをシート表面に備える。

【0013】図7及び図8に示すように、積層体65を焼成した後、その焼結体の対向する2つの側面に露出した内部電極51、52には前述した一対の外部電極31、32が電氣的に接続され、積層体65の焼結体の対向する別の2つの側面に露出したアース電極43及び分離電極53には前述した一対の接地電極33、34が電氣的に接続される。なお、図5、図7及び図8は説明を容易にするためにシート部分を厚さ方向に拡大して示している。上記構成の4個のチップコンデンサ30をプリント基板20の表面の内部導体22間に架設する。即ち、外部電極31、32をはんだ付けにより内部導体22に、また接地電極33、34をはんだ付けにより分離導体23にそれぞれ電氣的に接続する。

【0014】このように4個のチップコンデンサ30を実装したプリント基板20は、図1に示すようにピン孔20aをコネクタピン13に嵌挿した後、基板裏面を天板12に対向するようにシールドケース14の窓部15に挿入して、窓部15の受け座15aに着座させる。次いでコネクタピン13を内部導体22にはんだ付けにより電氣的に接続し、基板表面の分離導体23の両端を窓部15の縁にはんだ付けにより電氣的に接続する。コネクタピン13の突出端は電子機器のプリント基板(図示せず)に挿入するために必要に応じてほぼ直角に折り曲げられる。

【0015】上記構造のノイズフィルタ付きコネクタ10はシールドケース14を電子機器(図示せず)に取付けることにより、コネクタピン13が内部導体22を介してチップコンデンサ30の外部電極31又は32に接続され、チップコンデンサ30の接地電極33、34が分離導体23及びシールドケース14を介して機器の筐体に接続されるため、電子機器に取付けた後のアース側に発生する残留インダクタンスを小さく抑えられ、伝導ノイズを確実に除去することができる。またコネクタ10のシールドケース14の窓部15はプリント基板20で覆われ、この基板20には裏面全体に接地導体21が表面の分離導体23を介してシールドケース14に接続して設けられるため、機器内部で発生した輻射ノイズや機器外部から侵入する輻射ノイズは完全に遮蔽することができる。

【0016】なお、実施例では複数のコネクタピンが2列並んだ例を示したが、コネクタピンが1列に配置されるコネクタにも本発明を適用することができる。この場合、隣り合う2つの内部導体毎に1個のチップコンデンサが配置される。また、実施例ではチップコンデンサを2枚の第1セラミック誘電体シート40と1枚の第2セ

ラミック誘電体シート50と1枚の第3セラミック誘電体シート60の合計4枚の積層体で構成したが、各シートの積層枚数はこれに限るものではなく、この積層数を適宜増加させることができる。これにより内部電極とアース電極で形成されるキャパシタンスを変化させることができる。

【0017】また、チップコンデンサを構成する誘電体シートは、図6に示した分離電極53を有しない、図9に示すようなものでもよい。図9において、シート60には1つの辺に電氣的に接続され残りの3つの辺とは互いに電氣的に絶縁される間隔62、63、64を有する第1内部電極61が印刷形成され、シート70には積層した後にシート60上に形成された第1内部電極61と重なり部分を有し、一対の辺とは電氣的に絶縁される間隔71、72を有しかつこの一対の辺と別の一対の辺に電氣的に接続されるアース電極73が印刷形成される。また、シート80には第1内部電極61が電氣的に接続されるシート60に対応する1つの辺に対向する1つの辺に電氣的に接続され残りの3つの辺とは電氣的に絶縁される間隔82、83、84を有し、かつシート70のアース電極73とは重なり部を有する第2内部電極81が印刷形成される。このように印刷形成されたシート60~80は、最上層のシート90とともに積層され、前記実施例と同様に積層体を焼成し、その焼結体の両側面に現われた内部電極61、81にはそれぞれ図8に示した外部電極31、32が電氣的に接続され、この焼結体の対向する別の両側面に現われたアース電極73には接地電極33、34が電氣的に接続される。

【0018】更に、上記2つの接地電極33、34のうちいずれか一方を省いた3端子型のチップコンデンサも本発明に適用することができる。

【0019】

【発明の効果】以上述べたように、従来の貫通コンデンサ内蔵型のフィルタ付きコネクタと異なり、本発明のフィルタ付きコネクタでは、プリント基板とハウジングの各熱膨張係数が近似しているため、チップコンデンサに与える熱的ストレスは小さく、熱膨張によりコンデンサが損傷することがない。はんだフラックスが内部に侵入しないため、コネクタピンとシールドケース間の経時的な絶縁劣化がない。また、コネクタピンが内部導体を介してチップコンデンサの外部電極に接続され、このコンデンサの接地電極が分離導体及びシールドケースを介してシールドケースに接続されるため、伝導ノイズを確実に除去することができる。また、シールドケースの窓部がアースされた分離導体及び接地導体で覆われるため、空中を伝播して侵入する輻射ノイズを完全に遮蔽することができる。更に、本発明のフィルタ付きコネクタは、量産品の3端子型又は4端子型チップコンデンサを用いて、1個のチップコンデンサを2個のコネクタピン用にプリント基板に実装しておき、このプリント基板をコネ

クタピンに嵌挿してシールドケースに挿着することにより製造される。この結果、コンデンサの実装密度が極めて高く小型化でき、しかも各部品の組立工程が僅かで済み、安価なフィルタ付きコネクタが得られる。

【図面の簡単な説明】

【図1】本発明実施例のフィルタ付きコネクタの図2のA-A線断面図。

【図2】そのコネクタピンを折り曲げる前のコネクタの斜視図。

【図3】そのチップコンデンサを実装したプリント基板10の平面図。

【図4】そのプリント基板の背面図。

【図5】そのチップコンデンサの図8のB-B線断面図。

【図6】その積層体の積層前の斜視図。

【図7】その積層体を焼成した焼結体の斜視図。

【図8】そのチップコンデンサの斜視図。

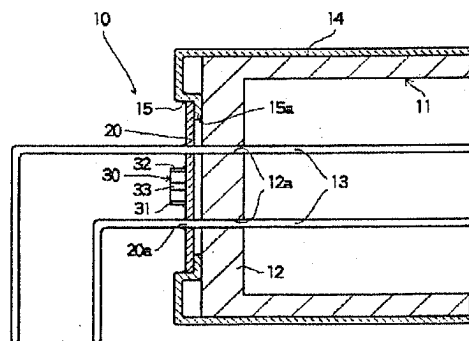
【図9】別の実施例のチップコンデンサを構成する積層

体の積層前の斜視図。

【符号の説明】

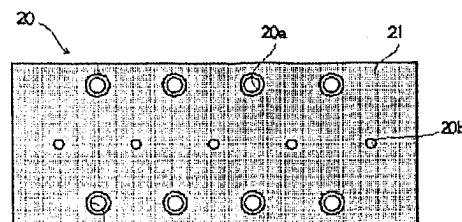
- 10 フィルタ付きコネクタ
- 11 絶縁性ハウジング
- 12 ハウジング天板
- 12a 通孔
- 13 コネクタピン
- 14 シールドケース
- 15 窓部
- 20 プリント基板
- 20a ピン孔
- 21 接地導体
- 22 内部導体
- 22a 電氣的に絶縁される間隔
- 23 分離導体
- 30 チップコンデンサ
- 31, 32 外部電極
- 33, 34 接地電極

【図1】



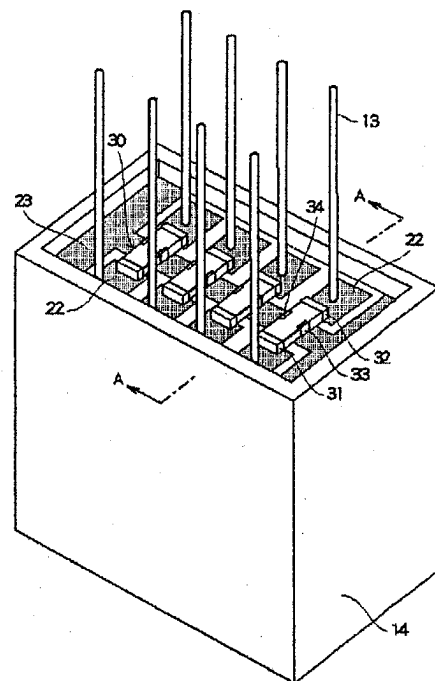
- 10 フィルタ付きコネクタ
- 11 絶縁性ハウジング
- 12 ハウジング天板
- 12a 通孔
- 13 コネクタピン
- 14 シールドケース
- 15 窓部
- 20 プリント基板
- 20a ピン孔
- 30 チップコンデンサ
- 31, 32 外部電極
- 33 接地電極

【図4】

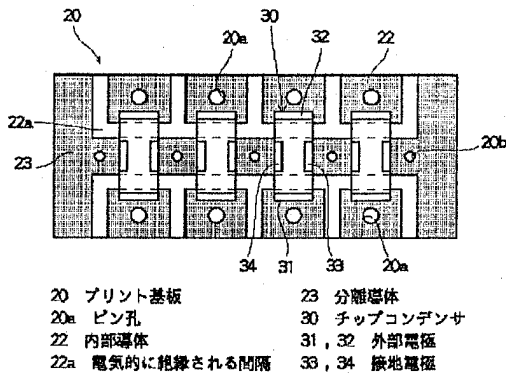


- 20 プリント基板
- 20a ピン孔
- 21 接地導体

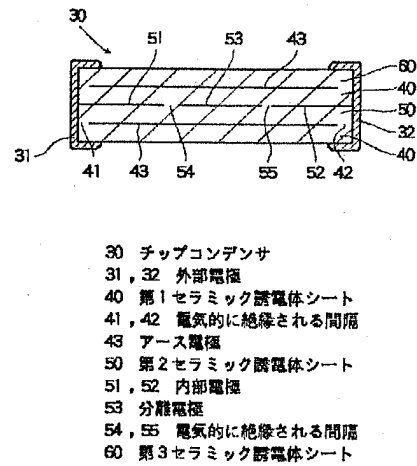
【図2】



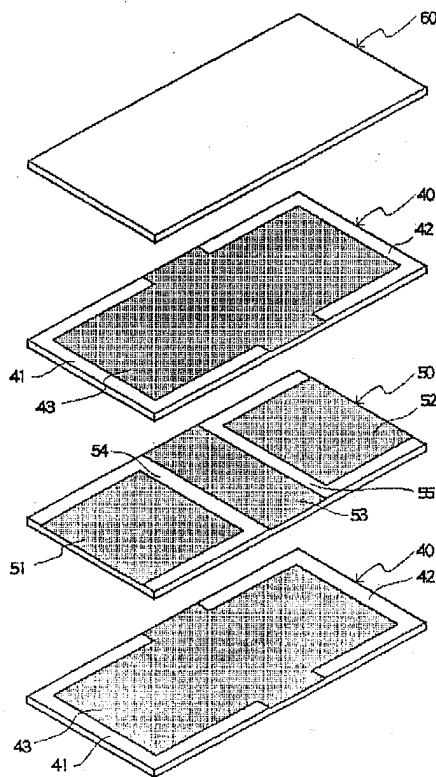
【図3】



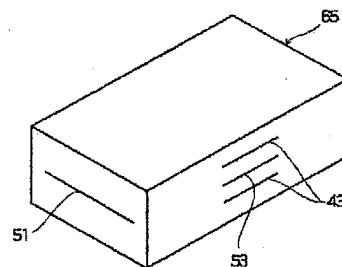
【図5】



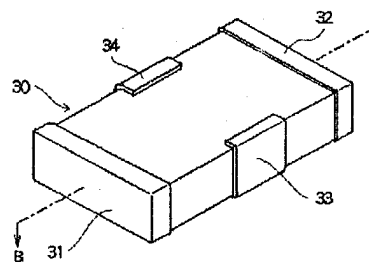
【図6】



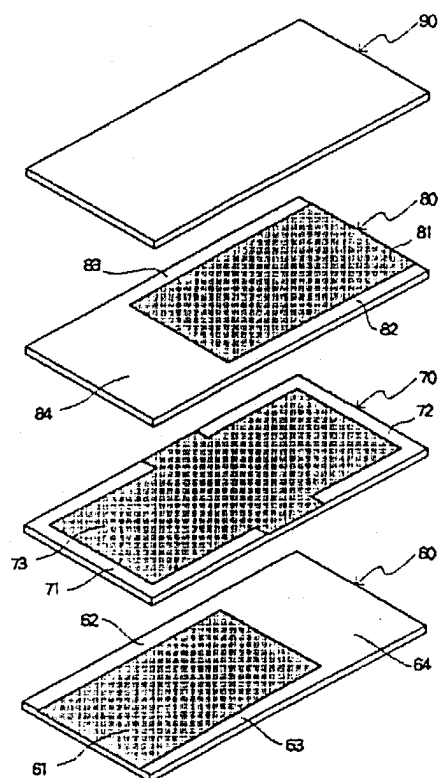
【図7】



【図8】



【図9】



フロントページの続き

(72)発明者 小島 靖
新潟県南魚沼郡大和町浦佐972番地 三菱
マテリアル株式会社セラミックス研究所浦
佐分室内